

8 位微控制器

C61F120i 数据手册

产品订购信息

| 型号 | FLASH | RAM | EEPROM | 封装 |
|----------|-------|-----|--------|--------|
| C61F120I | 1KX16 | 64B | 128B | SOIC-8 |

目 录

| | | |
|------|------------------|----|
| 1 | 概述..... | 4 |
| 2 | 芯片特征..... | 4 |
| 3 | 芯片结构和引脚..... | 6 |
| 3.1 | 芯片结构框图..... | 6 |
| 3.2 | 芯片引脚图..... | 7 |
| 3.3 | 芯片引脚说明..... | 8 |
| 4 | 存储器..... | 9 |
| 4.1 | 程序存储器..... | 9 |
| 4.2 | 数据存储器..... | 9 |
| 5 | 时钟模块..... | 11 |
| 6 | 数字IO模块..... | 11 |
| 7 | 定时器/计数器..... | 12 |
| 7.1 | T0 模块..... | 12 |
| 7.2 | T1 模块..... | 12 |
| 8 | 模拟比较器模块..... | 12 |
| 9 | 数据EEPROM模块..... | 13 |
| 10 | 指令系统..... | 14 |
| 11 | CPU特性..... | 16 |
| 11.1 | 低功耗休眠IDLE状态..... | 16 |
| 11.2 | 中断逻辑..... | 16 |
| 11.3 | 复位..... | 17 |
| 12 | DC参数特性..... | 18 |
| 13 | AC参数特性..... | 22 |
| 13.1 | 时钟要求..... | 22 |
| 14 | 芯片封装..... | 23 |
| 15 | 版本说明..... | 24 |

1 概述

本芯片为哈佛结构的精简指令 CPU。在这种结构中，程序和数据存取的总线是相互独立的。指令字节长度为 16 位，所有指令都是单字节指令，大多数指令能在一个机器周期内执行完成。一共有 49 条指令，效率高，容易进行指令扩展。芯片内集成了多种外设，包括一个 8 位定时器/计数器、一个 16 位定时器/计数器、一个模拟比较器/参考电压模块、硬件看门狗和低电压检测及低电压复位模块等。

芯片内集成了 64X8 位的异步低功耗 SRAM、128X8 位的 EEPROM 和 1KX16 位的程序存储器。

2 芯片特征

● CPU

具有高性能的 RISC CPU

仅 49 条指令

支持中断处理

● 指令

工作频率为 DC~4MHZ, 一个机器周期为 4 个时钟周期

除部分跳转指令需要两个机器周期外，其他指令都是一个机器周期

● 存储器

支持直接、间接和相对寻址三种方式

1KX16 位 FLASH 程序存储器

64 字节的数据存储器

128X8 位的数据 EEPROM

复位向量位于 0000H, 中断向量位于 0004H

8 级硬件堆栈结构

● 特殊功能

内嵌上电复位电路

低电压检测及低电压复位

硬件看门狗

支持在线串行编程 (ICSP)

低功耗休眠模式

内部软件可选时钟频率 31KHZ~4MHZ

● 定时器/计数器

定时器 0: 带有 8 位预分频器的 8 位定时器/计数器

定时器 1: 带门控和预分频器的 16 位定时器/计数器

● 其他外设

一个模拟比较器

一个参考电压模块

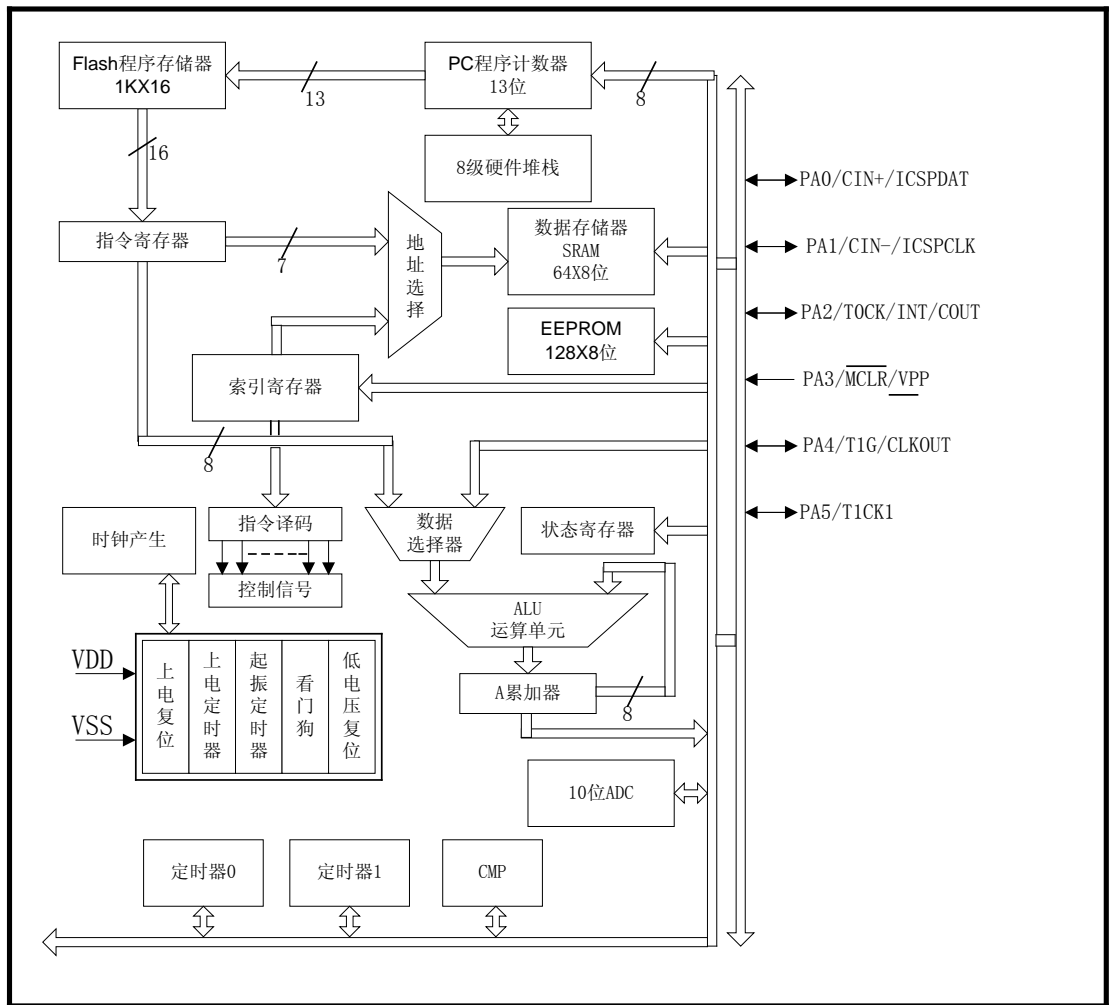
● 工作条件

工作电压：2.2V~5.5V

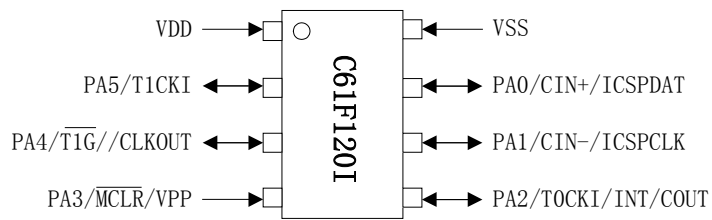
工作温度范围：-40~85℃

3 芯片结构和引脚

3.1 芯片结构框图



3.2 芯片引脚图



3.3 芯片引脚说明

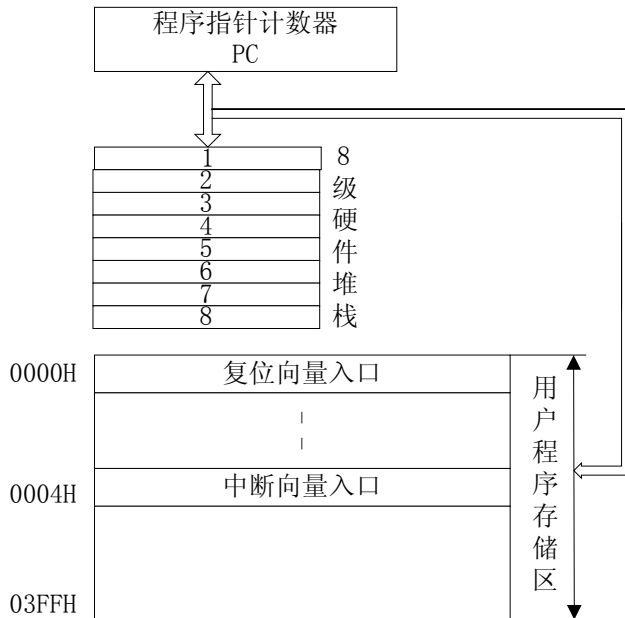
| 引脚号 | 引脚名 | I/O | 缓冲器类型 | 引脚说明 |
|-----|-------------------------|-----|---------|--|
| 1 | VDD | P | TTL | 电源 |
| 2 | PA5/T1CK1/ | I/O | TTL | 带可编程上拉和电平变化中断的双向输入输出端口 定时器 1 时钟 |
| 3 | PA4/T1G/CLKOUT | I/O | TTL | 带可编程上拉和电平变化中断的双向输入输出端口 定时器 1 门控 系统时钟输出 |
| 4 | PA3/MCLR/VPP | I | TTL SMT | 带电平变化中断的输入端口 主复位信号 编程电压 |
| 5 | PA2/T0CKI/INT/C10 UT | I/O | TTL | 带可编程上拉和电平变化中断的双向输入输出端口 定时器 0 时钟 外部中断 比较器 1 输出 |
| 6 | PA1/CIN1-/ ICSPCLK | I/O | TTL | 带可编程上拉和电平变化中断的双向输入输出端口 比较器 1 负端输入 串行编程时钟 |
| 7 | PA0/CIN1+/ ICSPDAT | I/O | TTL | 带可编程上拉和电平变化中断的双向输入输出端口 比较器 1 正端输入 串行编程数据 |
| 8 | VSS | P | TTL | 地, 0V 参考点 |

4 存储器

存储器由程序存储器和数据存储器组成，程序存储器和数据存储器相互独立。其中程序存储器为 1KX16 位 FLASH 存储器；数据存储器中特殊功能寄存器为 64X8 位，通用数据寄存器为 64X8 位。通用存储器采用单端口、异步低功耗 SRAM 实现。

4.1 程序存储器

本芯片的程序计数器 PC 为 16 位字宽，理论上可寻址 64K，在本芯片中实际只实现了 1K 的程序空间，地址为 0000H~03FFH，寻址范围超过 03FFH 就会导致循环。复位向量位于 0000H，中断向量入口地址位于 0004H。



4.2 数据存储器

数据存储器按照功能分为 96 字节的通用数据存储器和 64 字节的特殊功能寄存器，数据存储器分为两个存储体组，每个存储体组包括 128 个地址空间，其中 32 个用于特殊功能寄存器，另外 64 个地址用于通用数据寄存器。部分地址空间被映射到相同的物理单元。具体地址分配如表 4.1 所示。

数据存储器的寻址可采用直接寻址和间接寻址。直接寻址是通过指令码中的操作数直接寻址，间接寻址是通过索引寄存器 FSR 来实现，即 FSR 内保存的数据就是被间接寻址寄存器的地址，而被间接寻址的寄存器数据通过对寄存器 INDF 的读和写操作来获得。

| 地址 | 寄存器名称 | 地址 | 寄存器名称 |
|-----------------|-------------------|-----------------|-------------|
| 00H | INDF | 80H | INDF |
| 01H | T0 | 81H | OPTION_REG |
| 02H | PCL | 82H | PCL |
| 03H | STATUS | 83H | STATUS |
| 04H | FSR | 84H | FSR |
| 05H | PORTA | 85H | TRISA |
| 06H | PORTB | 86H | TRISB |
| 07H | PORTC | 87H | TRISC |
| 08H | 未用 | 88H | 未用 |
| 09H | 未用 | 89H | 未用 |
| 0AH | PCLATH | 8AH | PCLATH |
| 0BH | INTCTL | 8BH | INTCTL |
| 0CH | PIR1 | 8CH | PIE1 |
| 0DH | 未用 | 8DH | 未用 |
| 0EH | T1L | 8EH | PCTL |
| 0FH | T1H | 8FH | OSCCTL |
| 10H | T1CTL | 90H | OSCCAL |
| 11H | 未用 | 91H | 未用 |
| 12H | 未用 | 92H | PR2 |
| 13H | CCPR1L | 93H | CCPR2L |
| 14H | CCPR1H | 94H | CCPR2H |
| 15H | PWMCTL | 95H | WPU |
| 16H | PR1 | 96H | IOCA |
| 17H | 未用 | 97H | 未用 |
| 18H | 未用 | 98H | 未用 |
| 19H | CMCTL0 | 99H | VRCTL |
| 1AH | 未用 | 9AH | EEDAT |
| 1BH | 未用 | 9BH | EEADR |
| 1CH | 未用 | 9CH | EECTL1 |
| 1DH | 未用 | 9DH | EECTL2 |
| 1EH | 未用 | 9EH | 未用 |
| 1FH | 未用 | 9FH | 未用 |
| 20H ~ 5FH | 通用数据寄存器区 64 字节 | A0H ~ DFH | 映射到 20H~5FH |
| 60H ~ 7FH | 未实现, 读为 0 | E0H ~ FFH | 未实现, 读为 0 |

注: CMCTL0 初始值为 07H(模拟比较器默认方式为 111)

5 时钟模块

C61F120I 有多种时钟源可以选择。根据实际需要可选择的时钟有 EC、LP、XT、HS、RC 和内部 RC 时钟源，从而使其应用更为广泛和灵活。

内部 RC 作为系统时钟时的选择由寄存器 OSCCTL[6:4] 确定，默认为 4M(OSCCTL[6:4]=110)。

OSCCTL(地址:8FH)

| | | | | | | | | |
|------|-------|-------|-------|-----|-----|-----|-----|------|
| U-0 | R/W-1 | R/W-1 | R/W-0 | U-0 | U-0 | U-0 | U-0 | |
| - | IRCF2 | IRCF1 | IRCF0 | - | - | - | - | |
| bit7 | | | | | | | | bit0 |

IRCF[2:0]: 内部振荡器频率选择

111=4Mhz (默认)

110=2Mhz

101=1Mhz

100=500Khz

011=250Khz

010=125Khz

001=62.5Khz

000=31Khz

系统时钟的精度为±1%

6 数字IO模块

数字 IO 模块包含 3 个双向 IO 口，分别为 PA、PB 和 PC。具体寄存器分配如下所示：

PORTA(地址:05H)

| | | | | | | | | |
|------|--|-------|-------|-------|-------|-------|-------|------|
| | | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | |
| | | PA5 | PA4 | PA3 | PA2 | PA1 | PA0 | |
| bit7 | | | | | | | | bit0 |

TRISA(地址:85H)

| | | | | | | | | |
|------|--|--------|--------|--------|--------|--------|--------|------|
| | | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | |
| | | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | |
| bit7 | | | | | | | | bit0 |

7 定时器/计数器

7.1 T0 模块

T0 是一个 8 位可读写的定时器/计数器，CPU 可对 T0 寄存器进行读写操作。T0 与 WDT 共用一个 8 位的可编程预分频器。T0 的计数值存放在 T0 寄存器中，休眠模式下将停止计数。T0 的递增可由内部或外部的时钟来触发。

通常情况下，使用内部时钟时称之为定时器模式 (Timer Mode)，使用外部时钟称为计数器模式 (Counter Mode)。选择外部时钟时，计数时钟的边沿可进行选择。

7.2 T1 模块

T1 是一个 16 位的定时器/计数器，由两个 8 位可读写的寄存器 (T1H 和 T1L) 组成。CPU 可对 T1 寄存器进行读写操作。T1 寄存器的计数值从 0000H 递增到 FFFFH，然后再回到 0000H。

8 模拟比较器模块

芯片有一个模拟比较器模块，端口 PA0、PA1 和参考电压可以作为比较器的输入。控制寄存器 CMCTL 确定比较器的工作模式。

CMCTL (地址: 19H)

| U-0 | R-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|------|------|-----|-------|-------|-------|-------|-------|
| - | COUT | - | CINV | CIS | CM2 | CM1 | CM0 |
| bit7 | | | | | | | bit0 |

bit6 COUT: 比较器输出位

当 CINV=0 时, $V_{in+} > V_{in-}$ 时 COUT 为 1, $V_{in+} < V_{in-}$ 时 COUT 为 0

当 CINV=1 时, $V_{in+} < V_{in-}$ 时 COUT 为 1, $V_{in+} > V_{in-}$ 时 COUT 为 0

bit4 C2INV: 比较器输出翻转位, 为 1 时比较器输出翻转, 为 0 时不翻转

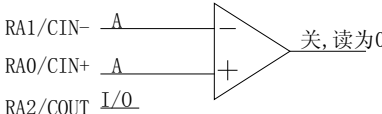
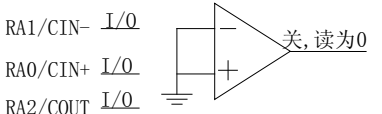
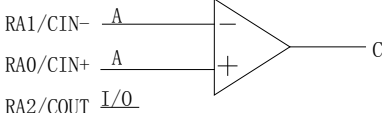
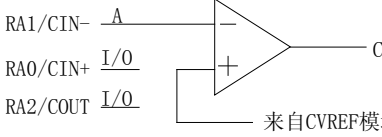
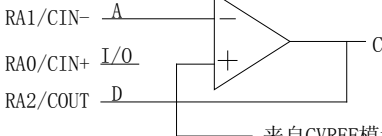
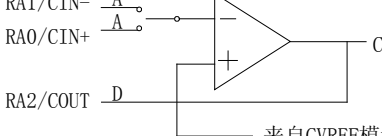
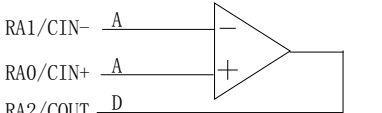
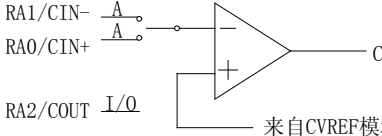
bit3 CIS: 比较器输入开关位

当 CM[2:0]=110 或 101 时, CIS=1: V_{in-} 连接到 CIN+/PA0

CIS=0: V_{in-} 连接到 CIN-/PA1

Bit2-0 CM2:CM0: 比较器模式选择位

该模块有 8 种工作模式，分别对应不同的输入和输出，在各种工作模式下，端口 PA0 和 PA1 设置在不同的输入模式。在对应的工作模式下，比较器的输出可通过 PA2 输出。各种工作模式如图所示：

| | |
|---|--|
| <p>比较器关闭, 功耗低 CM[2:0]=000</p> <p>RA1/CIN- \underline{A} RA0/CIN+ \underline{A} RA2/COUT $\underline{I/O}$</p>  | <p>比较器关闭, 功耗最低 (POR默认值) CM[2:0]=111</p> <p>RA1/CIN- $\underline{I/O}$ RA0/CIN+ $\underline{I/O}$ RA2/COUT $\underline{I/O}$</p>  |
| <p>不带输出的比较器 CM[2:0]=010</p> <p>RA1/CIN- \underline{A} RA0/CIN+ \underline{A} RA2/COUT $\underline{I/O}$</p>  | <p>不带输出和内部参考电压的比较器 CM[2:0]=100</p> <p>RA1/CIN- \underline{A} RA0/CIN+ $\underline{I/O}$ RA2/COUT $\underline{I/O}$</p>  <p>来自CVREF模块</p> |
| <p>带输出和内部参考电压的比较器 CM[2:0]=011</p> <p>RA1/CIN- \underline{A} RA0/CIN+ $\underline{I/O}$ RA2/COUT \underline{D}</p>  <p>来自CVREF模块</p> | <p>多输入带输出和内部参考电压的比较器 CM[2:0]=101</p> <p>RA1/CIN- \underline{A} RA0/CIN+ \underline{A} RA2/COUT \underline{D}</p>  <p>来自CVREF模块</p> |
| <p>带输出的比较器 CM[2:0]=001</p> <p>RA1/CIN- \underline{A} RA0/CIN+ \underline{A} RA2/COUT \underline{D}</p>  | <p>多输入带内部参考电压的比较器 CM[2:0]=110</p> <p>RA1/CIN- \underline{A} RA0/CIN+ \underline{A} RA2/COUT $\underline{I/O}$</p>  <p>来自CVREF模块</p> |

图：比较器工作模式选择

9 数据EEPROM模块

芯片有一个 128X8 位的数据 EEPROM 模块, 地址为 00H~7FH, 可在正常程序执行期间进行读写。对 EEPROM 的读写是通过 4 个特殊功能寄存器 EECTL1、EEDAT、EEDR 和 EECTL2 来实现的。

10 指令系统

C61F120I 提供了 49 条精简指令。每条指令都是 16 位字，由操作码和一个或多个操作数组成，有 2 个操作数的指令第一个操作数为目的操作数，第二个操作数为源操作数。

除了部分条件跳转与控制流程的指令为双周期指令，其他指令为单周期指令。这些双周期指令包括 JMP、CALL、RET、RETIE、RETIA 以及满足跳转条件的转移指令 JBS、JBC、JDEC 和 JINC 指令。单片机运行在 4MHZ 振荡时钟时，一个机器周期的时间为 1 μ s。

下表为 C61F120I 的指令集。

| 指令 | 指令代码 | 状态位 | 说明 |
|----------|---------------------|----------|------------------|
| NOP | 0000 0000 0000 0000 | | 空操作 |
| RET | 0000 0000 0000 1000 | | 从子程序返回 |
| RETIA | 0011 01xx kkkk kkkk | | 返回时立即数送累加器 A |
| RETIE | 0000 0000 0000 1001 | | 中断返回 |
| WDTC | 0000 0001 0110 0100 | | 看门狗清 0 |
| IDLE | 0000 0000 0110 0011 | | 进入休眠模式 |
| MOV A, R | 0100 1000 0rrr rrrr | | 将 R 送给 A |
| MOV R, R | 0100 1000 1rrr rrrr | | 将 R 送给 R |
| MOV R, A | 0100 0000 1rrr rrrr | | 将 A 送给 R |
| CLRA | 0100 0001 0rrr rrrr | Z | 清累加器 A |
| CLR R | 0100 0001 1rrr rrrr | Z | 清寄存器 R |
| ADD A, R | 1100 0111 0rrr rrrr | C, DC, Z | A 和 R 相加，结果存入 A |
| ADD R, A | 1100 0111 1rrr rrrr | C, DC, Z | A 和 R 相加，结果存入 R |
| AND A, R | 1100 0101 0rrr rrrr | Z | A 和 R 逻辑与，结果存入 A |
| AND R, A | 1100 0101 1rrr rrrr | Z | A 和 R 逻辑与，结果存入 R |
| OR A, R | 1100 0100 0rrr rrrr | Z | A 和 R 逻辑或，结果存入 A |
| OR R, A | 1100 0100 1rrr rrrr | Z | A 和 R 逻辑或，结果存入 R |
| XOR A, R | 1100 0110 0rrr rrrr | Z | A 和 R 异或，结果存入 A |
| XOR R, A | 1100 0110 1rrr rrrr | Z | A 和 R 异或，结果存入 R |
| SUB A, R | 1100 0010 0rrr rrrr | C, DC, Z | R 减去 A，结果存入 A |
| SUB R, A | 1100 0010 1rrr rrrr | C, DC, Z | R 减去 A，结果存入 R |
| COMA R | 1100 1001 0rrr rrrr | Z | R 取补，结果存入 A |
| COM R | 1100 1001 1rrr rrrr | Z | R 取补，结果存入 R |
| RLCA R | 1100 1101 0rrr rrrr | C | R 带进位左移，结果存入 A |
| RLC R | 1100 1101 1rrr rrrr | C | R 带进位左移，结果存入 R |
| RRCA R | 1100 1100 0rrr rrrr | C | R 带进位右移，结果存入 A |
| RRC R | 1100 1100 1rrr rrrr | C | R 带进位右移，结果存入 R |
| SWAPA R | 1100 1110 0rrr rrrr | | R 半字节交换，结果存入 A |
| SWAP R | 1100 1110 1rrr rrrr | | R 半字节交换，结果存入 R |
| DECA R | 1100 0011 0rrr rrrr | Z | R 减 1，结果存入 A |
| DEC R | 1100 0011 1rrr rrrr | Z | R 减 1，结果存入 R |
| INCA R | 1100 1010 0rrr rrrr | Z | R 加 1，结果存入 A |
| INC R | 1100 1010 1rrr rrrr | Z | R 加 1，结果存入 R |
| BC R, b | 1101 00bb brrr rrrr | | R 对应位清 0 |
| BS R, b | 1101 01bb brrr rrrr | | R 对应位置 1 |
| MOV A, k | 0111 00xx kkkk kkkk | | 立即数送给累加器 A |
| ADD A, k | 1111 111x kkkk kkkk | C, DC, Z | 立即数和 A 相加 |

| | | | | |
|------|------|---------------------|----------|--------------------|
| AND | A, k | 1111 1001 kkkk kkkk | Z | 立即数和 A 逻辑与 |
| OR | A, k | 1111 1000 kkkk kkkk | Z | 立即数和 A 逻辑或 |
| XOR | A, k | 1111 1010 kkkk kkkk | Z | 立即数和 A 逻辑异或 |
| SUB | A, k | 1111 110x kkkk kkkk | C, DC, Z | 立即数和 A 相减 |
| CALL | k | 1010 0kkk kkkk kkkk | | 调用子程序 |
| JMP | k | 1010 1kkk kkkk kkkk | | 跳转 |
| JINC | R, A | 1000 1111 0rrr rrrr | Z | R 加 1 存入 A, 为 0 跳转 |
| JINC | R | 1000 1111 1rrr rrrr | Z | R 加 1 存入 R, 为 0 跳转 |
| JDEC | R, A | 1000 1011 0rrr rrrr | Z | R 减 1 存入 A, 为 0 跳转 |
| JDEC | R | 1000 1011 1rrr rrrr | Z | R 减 1 存入 R, 为 0 跳转 |
| JBC | R, b | 1001 10bb brrr rrrr | | 如果 R 的对应位为 0 跳转 |
| JBS | R, b | 1001 11bb brrr rrrr | | 如果 R 的对应位为 1 跳转 |

注: x—任意, k—立即数, r—寄存器, b—某位, f—标志位, A—累加器 A, R 寄存器 R

11 CPU特性

11.1 低功耗休眠IDLE状态

通过执行一条指令 IDLE，即可使微控制器进入休眠状态。进入休眠状态之后，外部振荡器停止振荡，所有 I/O 端口将保持进入 IDLE 前的状态。

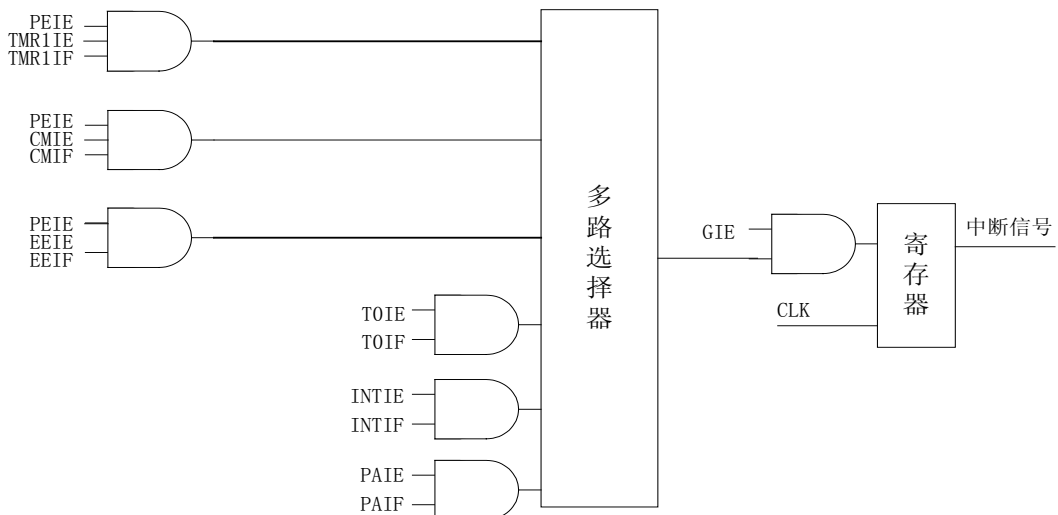
芯片可通过以下事件把微控制器从休眠状态唤醒：

- 在 MCLR 端口上施加一个有效低电平
- 在异步计数器方式下的 T1 溢出中断
- PA2/INT 信号沿跳变中断
- PA0~PA5 的电平变化中断
- WDT 计数溢出中断
- 比较器比较中断

11.2 中断逻辑

C61F120I 共有 6 个中断源，其中 3 个内部中断(包括定时器/计数器 0、外部端口 PA2 信号沿跳变中断和 PA 口电平变化中断)、3 个外设中断(包括定时器/计数器 1 中断、比较器中断和数据 EEPROM 中断)。中断入口地址为 0004H。

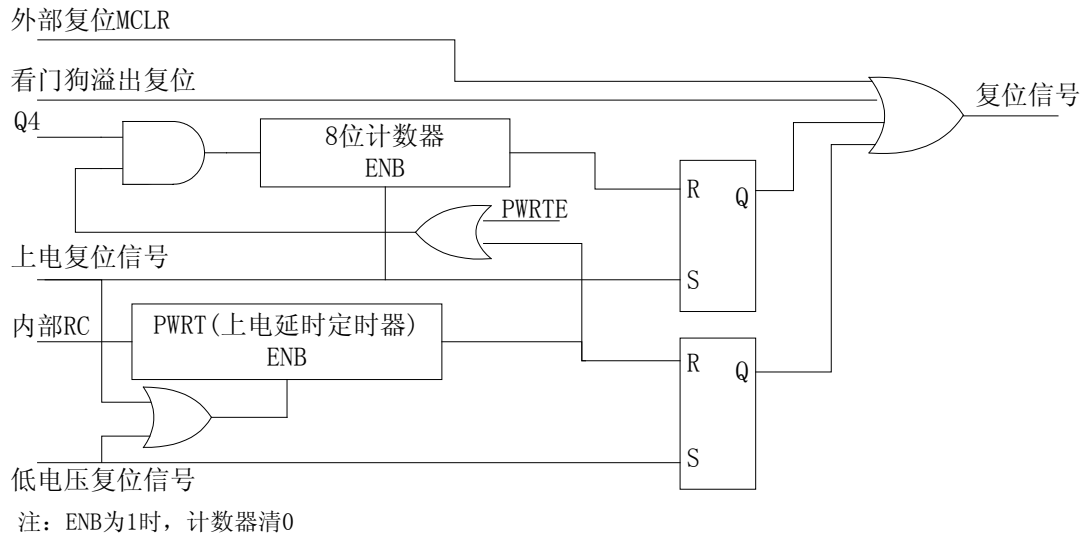
中断现场保护是中断程序中一个很重要的组成部分。由于指令系统中没有 PUSH(压栈)和 POP(出栈)指令，所以只能用其他指令实现数据保护。通常需要保存的数据包括：工作寄存器 A，状态寄存器中 STATUS 和需要保护的用户数据寄存器。



图：中断逻辑

11.3 复位

- 上电复位 POR
- 欠压检测 BOD
- 通过外部引脚 MCLR 加低电平复位
- 在 WDT 使能时看门狗 WDT 超时复位



图：芯片复位原理图

12 DC参数特性

◆ 最大标称值($V_{SS}=0V$)

| 参数 | 符号 | 条件 | 标称值 | 单位 |
|------|------|--------------|--------------|----|
| 输入电压 | VIN | - | -0.3~VDD+0.3 | |
| 输出电压 | VOUT | - | -0.3~VDD+0.3 | |
| 存储温度 | Tstg | - | -55~125 | |
| 操作温度 | Topr | VDD=3.5~5.5V | -40~85 | |

◆ 直流特性表

★ 芯片功耗特性参数表

| 芯片工作温度范围: -40°C~85°C | | | | | | |
|----------------------|------------------------|------|-----|-----|------|---------------------------|
| 符号 | 器件特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| VDD | 供电电压 | 2.5 | - | 5.5 | V | Fosc≤4 MHz, HFINTOSC |
| | | 2.75 | - | 5.5 | V | Fosc≤8 MHz, HFINTOSC 和 XT |
| | | 4.65 | - | 5.5 | V | Fosc≤20MHz, HS |
| V _{POR} | 确保能够产生内部上电复位信号的VDD起始电压 | - | VSS | - | V | |
| S _{VDD} | 确保能够产生内部上电复位信号的VDD上升速率 | 0.05 | - | - | V/ms | |

★ 芯片功耗特性参数表

| 芯片工作温度范围: -40°C~85°C | | | | | | |
|----------------------|------|-----|-----|-----|----|------------------|
| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 工作条件 |
| 休眠模式下芯片电流 | IPD | - | 0.1 | 0.2 | uA | VDD=2.5V, 进入休眠模式 |
| VDD管脚的最大输入电流 | IMDD | - | - | 95 | mA | VDD=5V |
| VSS管脚的最大输出电流 | IMSS | - | - | 95 | mA | VDD=5V |
| 输出电流(每个端口) | IO | - | - | 25 | mA | VDD=5V |

★ 芯片供电电流特性

| 直流特性 | | 芯片工作温度范围: -40°C~85°C | | | | | |
|----------|------|----------------------|-----|-----|----|------------|-----------------------------|
| 符号 | 器件特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 | |
| I_{DD} | 供电电流 | | | | | VDD | 注 |
| | | | 328 | | uA | 3 | FOSC=4MHZ INTOSC 振荡模式 |
| | | | 383 | | uA | 3.3 | |
| | | | 516 | | uA | 4 | |
| | | | 763 | | uA | 5 | |
| | | | 203 | | uA | 3 | FOSC=2MHZ INTOSC 振荡模式 |
| | | | 229 | | uA | 3.3 | |
| | | | 310 | | uA | 4 | |
| | | | 439 | | uA | 5 | |
| | | | 138 | | uA | 3 | FOSC=1MHZ INTOSC 振荡模式 |
| | | | 153 | | uA | 3.3 | |
| | | | 200 | | uA | 4 | |
| | | | 278 | | uA | 5 | |
| | | | 105 | | uA | 3 | FOSC=500KHZ INTOSC 振荡模式 |
| | | | 115 | | uA | 3.3 | |
| | | | 145 | | uA | 4 | |
| | | | 195 | | uA | 5 | |
| | | | 90 | | uA | 3 | FOSC=250KHZ INTOSC 振荡模式 |
| | | | 98 | | uA | 3.3 | |
| | | | 117 | | uA | 4 | |
| | | | 152 | | uA | 5 | |
| | | | 82 | | uA | 3 | FOSC=125KHZ INTOSC 振荡模式 |
| | | | 88 | | uA | 3.3 | |
| | | | 105 | | uA | 4 | |
| | | | 131 | | uA | 5 | |
| | | | 78 | | uA | 3 | FOSC=62.5KHZ INTOSC 振荡模式 |
| | | | 84 | | uA | 3.3 | |
| | | | 97 | | uA | 4 | |
| | | | 123 | | uA | 5 | |

| | | | | | | | |
|--|--|--|-----|--|----|-----|------------------------------|
| | | | 76 | | uA | 3 | FOSC=31.25KHZ INTOSC 振荡模式 |
| | | | 81 | | uA | 3.3 | |
| | | | 94 | | uA | 4 | |
| | | | 118 | | uA | 5 | |

★ 芯片休眠电流特性

| 直流特性 | | 芯片工作温度范围：-40℃~85℃ | | | | | |
|-----------------|--------|-------------------|------|------|----|------|---|
| 符号 | 器件特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 | |
| | | | | | | VDD | 注 |
| I _{PD} | 基本掉电电流 | | 0.1 | 0.2 | uA | 2.5V | 禁止 WDT、BOR、比较器、V _{REF} 和 T1OSC |
| | | | 0.2 | 0.3 | uA | 3V | |
| | | | 0.9 | 1.0 | uA | 5V | |
| | | | 1.2 | 1.5 | uA | 2.5V | WDT 电流 |
| | | | 2.7 | 3.0 | uA | 3V | |
| | | | 13.7 | 14.5 | uA | 5V | |
| | | | 14.5 | 15 | uA | 3V | BOR 电流 |
| | | | 26.0 | 27.0 | uA | 5V | |

★ I/O 端口直流特性

| 芯片工作温度范围: -40°C~85°C | | | | | | |
|----------------------|------------------|----------------------|--------|-----|----|---|
| 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| V _{IL} | 输入低电压 | | | | | |
| | 带 TTL 缓冲器 | VSS | - | 1.5 | V | 4.5V ≤ VDD ≤ 5.5V |
| | 带施密特触发缓冲器 | VSS | - | 1.6 | V | |
| | MCLR、OSC1(RC 模式) | VSS | - | 1.4 | V | |
| | OSC1(XT 和 LP 模式) | VSS | - | 0.3 | V | |
| OSC1(HS 模式) | VSS | - | 0.3VDD | V | | |
| V _{IH} | 输入高电压 | | | | | |
| | 带 TTL 缓冲器 | 1.5 | - | VDD | V | 4.5V ≤ VDD ≤ 5.5V |
| | 带施密特触发缓冲器 | 3.4 | - | VDD | V | |
| | MCLR | 1.2 | - | VDD | V | |
| | OSC1(RC 模式) | 1.6 | - | VDD | V | |
| | OSC1(XT 和 LP 模式) | 0.7VDD | - | VDD | V | |
| OSC1(HS 模式) | 0.9VDD | - | VDD | V | | |
| I _{PUR} | PA 端口弱上拉电流 | 321 | 328 | 337 | uA | VDD=5.0V, VPIN=VSS |
| I _{IL} | 输入泄漏电流 | | | | | V _{SS} ≤ V _{PIN} ≤ V _{DD} 引脚处于高阻态 |
| | I/O 端口 | - | ±0.1 | ±1 | uA | |
| | MCLR | - | ±0.1 | ±5 | uA | V _{SS} ≤ V _{PIN} ≤ V _{DD} V _{SS} ≤ V _{PIN} ≤ V _{DD} XT、HS 和 LP 模式 |
| | OSC1 | - | ±0.1 | ±5 | uA | |
| I _{OL} | 输出低电压 | | | | | I _{OL} =8.5mA, V _{DD} =4.5V |
| | I/O 端口 | - | - | 0.6 | V | |
| I _{OH} | 输出高电压 | | | | | I _{OH} =-3.0mA, V _{DD} =4.5V |
| | I/O 端口 | V _{DD} -0.7 | - | - | V | |
| I _{ULP} | 超低功耗唤醒电流 | 159 | 183 | 201 | nA | VDD=5V |

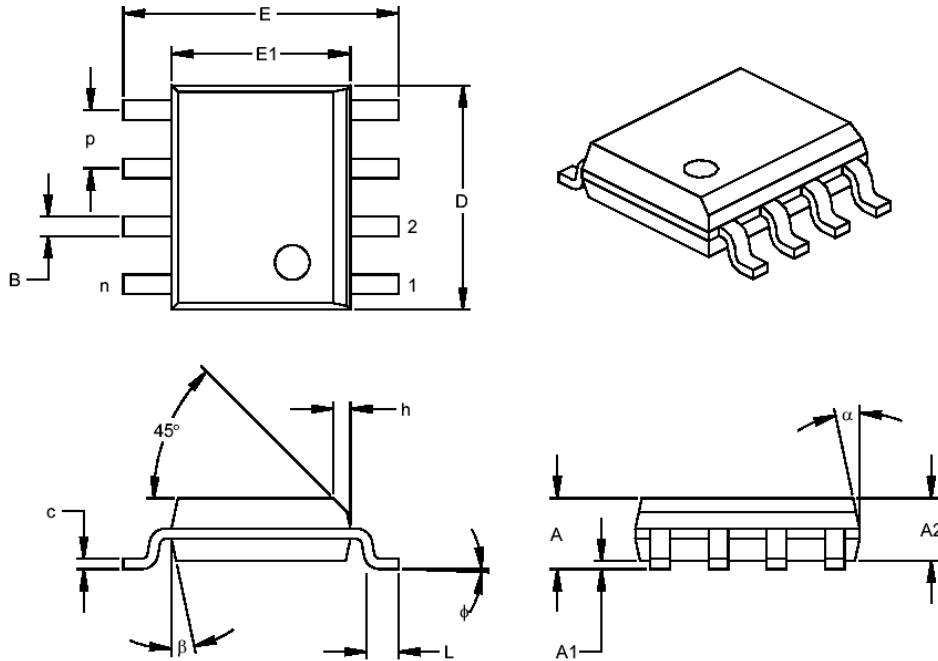
13 AC参数特性

13.1 时钟要求

| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 测试条件 |
|---------------|------------|-------|-----|--------|-----|--------------|
| 外部时钟频率 | Fosc | DC | - | 20 | MHZ | 晶体振荡模式 |
| 内部时钟振荡频率 | | 62.5K | - | 16M | HZ | 晶体振荡模式 |
| 外部时钟周期 | Tosc | 50 | - | DC | ns | 晶体振荡模式 |
| 内部时钟振荡周期 | | 62.5n | - | 31.25u | s | 晶体振荡模式 |
| 机器周期 | Tinst | 200n | - | DC | s | Tinst=4/Fosc |
| 外部时钟高电平和低电平时间 | T1sL, TosH | 15 | - | - | ns | 晶体振荡模式 |
| 外部时钟上升和下降时间 | TosR, TosF | - | - | 15 | ns | 晶体振荡模式 |

14 芯片封装

8 脚 SOIC 封装



| Units | | INCHES* | | | MILLIMETERS | | |
|--------------------------|----|---------|------|------|-------------|------|------|
| Dimension Limits | | MIN | NOM | MAX | MIN | NOM | MAX |
| Number of Pins | n | | 8 | | | 8 | |
| Pitch | p | | .050 | | | 1.27 | |
| Overall Height | A | .053 | .061 | .069 | 1.35 | 1.55 | 1.75 |
| Molded Package Thickness | A2 | .052 | .056 | .061 | 1.32 | 1.42 | 1.55 |
| Standoff § | A1 | .004 | .007 | .010 | 0.10 | 0.18 | 0.25 |
| Overall Width | E | .228 | .237 | .244 | 5.79 | 6.02 | 6.20 |
| Molded Package Width | E1 | .146 | .154 | .157 | 3.71 | 3.91 | 3.99 |
| Overall Length | D | .189 | .193 | .197 | 4.80 | 4.90 | 5.00 |
| Chamfer Distance | h | .010 | .015 | .020 | 0.25 | 0.38 | 0.51 |
| Foot Length | L | .019 | .025 | .030 | 0.48 | 0.62 | 0.76 |
| Foot Angle | φ | 0 | 4 | 8 | 0 | 4 | 8 |
| Lead Thickness | c | .008 | .009 | .010 | 0.20 | 0.23 | 0.25 |
| Lead Width | B | .013 | .017 | .020 | 0.33 | 0.42 | 0.51 |
| Mold Draft Angle Top | α | 0 | 12 | 15 | 0 | 12 | 15 |
| Mold Draft Angle Bottom | β | 0 | 12 | 15 | 0 | 12 | 15 |

15 版本说明

| | 修改说明 |
|--|------|
| | 1、 |